

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-023065

(43)Date of publication of application : 21.01.1997

(51)Int.Cl.

H05K 3/46

(21)Application number : 07-169656

(71)Applicant : HITACHI LTD

(22)Date of filing : 05.07.1995

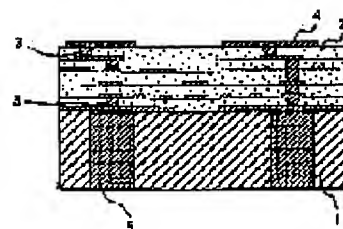
(72)Inventor : WATANABE RYUJI
ITABASHI TAKESHI
MIURA OSAMU
TAKAHASHI AKIO
OGOSHI YUKIO
SUZUKI HITOSHI
SUZUKI MASAHIRO
IMAI TSUTOMU

(54) THIN FILM MULTILAYERED WIRING BOARD AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a thin film multilayered wiring board of a viastud connection system which has high density wiring and high signal transmission characteristics.

SOLUTION: In a thin film multilayered wiring board having a first and a second metal wiring layers 4 formed by interposing an organic insulating layer, the space between lands of the first and the second metal wiring layers 4 is electrically connected with a viastud 3. The viastud 3 is constituted of a filled member of conductive metal which is formed by nonelectrolytic plating. The difference between the diameter of the upper surface of the viastud and that of the lower surface is smaller than or equal to 10%, or the angle between the taper of the viastud on the insulating layer interface and the viastud axis is smaller than or equal to 5°.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]In the 1st formed via an organic insulating layer, and a thin film multilayer interconnection board which has the 2nd metallic wiring layer, between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- electrically being connected by stud -- said beer -- a thin film multilayer interconnection board, wherein a stud consists of a filling body of a conductive metal by nonelectrolytic plating.

[Claim 2]In the 1st formed via an organic insulating layer, and a thin film multilayer interconnection board which has the 2nd metallic wiring layer, between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- it electrically being connected by stud and, said beer -- a stud consists of a filling body of a conductive metal by nonelectrolytic plating -- this beer -- a difference of a diameter of the upper surface of a stud, and a diameter of the bottom -- less than 10% -- or beer -- a taper of an insulating-layer interface of a stud, and beer -- a stud -- a thin film multilayer interconnection board, wherein an angle with an axis to make is 5 times or less.

[Claim 3]said beer -- the thin film multilayer interconnection board according to claim 1 or 2 which is a filling body of Cu according [a stud] to nonelectrolytic plating.

[Claim 4]The thin film multilayer interconnection board according to claim 1 or 2 in which said 2nd metallic wiring layer is formed with a metal membrane by vacuum evaporation or/and sputtering.

[Claim 5]said beer -- beer of a connecting face of a stud and the 2nd metallic wiring layer -- a stud -- the thin film multilayer interconnection board according to claim 1 or 2 whose side is a polished surface.

[Claim 6]Paste up an insulating adhesion sheet on a substrate which has the 1st metallic wiring layer, and an insulating layer is formed in the surface, A beer hall is formed in this insulating layer by dry etching or laser beam machining, subsequently, a thing for which inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating -- beer -- a stud, [form and] said beer -- carrying out flattening to said insulating-layer side by grinding a portion which a stud projected from an insulating layer -- subsequently -- the 2nd metallic wiring layer -- said insulating-layer top -- said beer -- a process of a thin film multilayer interconnection board connecting [a stud and] and forming.

[Claim 7]A process of a thin film multilayer interconnection board characterized by comprising the following.

- (1) A glue line side of a composite sheet in which a glue line is formed on a carrier sheet at one.
A process of carrying out lamination adhesion of the field where the 1st metallic wiring layer is beforehand formed in a substrates face, (2) A process of removing said carrier sheet, hardening a glue line, and forming an insulating layer, (3) a process of forming a beer hall in said insulating layer, and (4) -- a process that inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating. (5) a conductive metal with which said beer hall was filled up grinds and carries out flattening of the portion projected from the surface of said insulating layer -- beer -- a process of forming a stud, and (6) -- forming the 2nd metallic wiring layer on said insulating layer -- said beer -- a process linked to a stud.

[Claim 8]A process of the thin film multilayer interconnection board according to claim 7 by which an organic glue line is formed on a carrier sheet of organicity [composite sheet / said].

[Claim 9]A process of the thin film multilayer interconnection board according to claim 6, 7, or 8 which performs formation of said beer hall by O_2 , CF_4 , or the dry etching method by plasma of these mixed gas.

[Claim 10]A process of the thin film multilayer interconnection board according to any one of claims 6 to 9 whose plasma of O_2 which forms said beer hall, CF_4 , or these mixed gas is gas pressure of 5 Pa or less.

[Claim 11]A process of a thin film multilayer interconnection board given in either of claim 6, 7, or 8 which carries out ** Li formation of said beer hall at excimer laser.

[Claim 12]A process of the thin film multilayer interconnection board according to claim 6, 7, or 8 which forms

said beer hall by the conformal mask processing method using excimer laser.

[Claim 13] A process of the thin film multilayer interconnection board according to any one of claims 6 to 12 which consists of thermosetting maleimide resin characterized by comprising the following.
Dehydration condensation type polyimide resin in which said glue line has a quinazoline ring.
A fluorine group.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application]This invention relates to the thin film multilayer interconnection board and process of real wearing of electronic equipment or various electric apparatus.

[0002]

[Description of the Prior Art]In order to attain improvement in the speed of the computing speed of an electronic computer, the improvement in the speed of the signal-transmission speed of a real wearing module board used has been an important technical problem.

[0003]Conventionally, the thick film substrate which formed the wiring layer which mainly consists of W, Mo, etc. with the lamination sintering process to ceramics has been used for such a module board. However, in order to attain improvement in the speed of signal-transmission speed, these days, polyimide with a low dielectric constant is formed as an interlayer insulation film on a ceramic substrate, and the multilayered film wiring board which used Cu of high conductivity, aluminum, Au, etc. as the conductor layer attracts attention.

[0004]However, highly efficient-ization of a computer progresses increasingly, increase of the mounting gate number is also remarkable, and in order to correspond to this, increase of the number of wiring layers in a thin-film-wiring method is needed in recent years.

[0005]Although some are reported about thin film multilevel interconnection art, generally the lamination method is adopted one by one. That is, conductor layers, such as Cu and aluminum, are formed on a ceramic substrate or a Si substrate, patterning of a beer hall and an insulating layer is formed with photolithography technique, and an electrical link is performed.

[0006]The formation art of a beer hall 100 micrometers or less in diameter or a through hole is needed for the above-mentioned interlayer connection. The fine pattern which a linewidth and space width call 20-50 micrometers is demanded of thin film wiring, for example, it is said that the 2-5 above-mentioned wiring is constructed between 150-500-micrometer connection pads. In this case, as a diameter of a beer hall, 20-30 micrometers is required about. However, with the ***** art by the present drill, about 70 micrometers is a limit and the thing of a bore diameter smaller than it cannot but apply other methods.

[0007]

[Problem(s) to be Solved by the Invention]As a suitable method for processing of the above fine holes, a laser process and the dry etching method are attracting attention in recent years. A difference is looked at by the shape of the processed hole although each of these is excellent in micro-processing nature.

[0008]It is known that the method by excimer laser is the processing method outstanding as a minute beer hall or an object for through hole formation (JP,60-261685,A). However, there is a tendency for the shape by the projection of the processed hole to turn into tapered shape of about 20 to 30 degrees to the axis of a hole, and for a tip (pars basilaris ossis occipitalis) to become a tapering hole.

[0009]The method of carrying out laser beam machining to the pattern part which wants to carry out hole processing of the organic insulating layer over this mask as a method of canceling this using the mask which vacated the window for the metal membrane, and what is called a conformal mask method are effective. According to this, as drawing 2 shows, the energy density of excimer laser serves as a tapered angle (theta) of about 15 to 5 times by 300 - 1000 mJ/cm² to an axis, and the processed hole can suppress considerably the tapering phenomenon at a tip (pars basilaris ossis occipitalis). Processing cone-angle theta becomes small and can improve the straight nature of a hole, so that an energy density is high according to this invention persons' experimental result.

[0010]according to the dry etching method by the oxygen plasma controlled by the low pressure (for example, 5

Pa or less) to the above-mentioned laser process on the other hand -- the above-mentioned tapered angle (theta) -- 5 times or less -- a straight-like hole can almost be formed. According to a series of experiments, when plasma gas pressure became higher than 5 Pa by dry etching processing of the organic insulating layer like polyimide, it turned out that the bend of the processed hole section is carried out to the shape of a beer barrel. [0011]Such a dry etching processing method is conventionally used for the pattern formation of wiring or an insulating layer in the semiconductor process for LSI. To for example, JP,4-150023,A and JP,5-121371,A. Although the method of forming a contact hole is indicated by the dry etching method which used reactive gas (mixed gas, such as CF_4 , CHF_3 , Ar, O_2 , and Cl) for the interlayer insulation film on a semiconductor substrate, In order to form a straight-like hole in the former, the pressure of etching gas is specified as 10 - 50mTorr (1.33-6.65 Pa) by 0.6 or less (80 Pa or less) Torr and the latter.

[0012]the beer in which it filled up with the conductive metal in the minute beer hall of a diameter (for example, 70 micrometers or less) where the purpose of this invention was formed in the organic insulating layer -- it is in providing the thin film multilayer interconnection board to which the up-and-down wiring layer of the substrate was connected by the stud, and its process.

[0013]
[Means for Solving the Problem]The gist of this invention which solves said technical problem is as follows.

[0014][1]in the 1st formed via an organic insulating layer, and a thin film multilayer interconnection board which has the 2nd metallic wiring layer -- between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- electrically being connected by stud -- said beer -- a thin film multilayer interconnection board which a stud becomes from a filling body of a conductive metal by nonelectrolytic plating.

[0015][2]between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- it electrically being connected by stud and, said beer -- a stud consists of a filling body of a conductive metal by nonelectrolytic plating -- this beer -- a difference of a diameter of the upper surface of a stud, and a diameter of the bottom -- less than 10% -- or beer -- a taper of an insulating-layer interface of a stud, and beer -- a stud -- a thin film multilayer interconnection board whose angle with an axis to make is 5 times or less.

[0016]In order to obtain a detailed thin film pattern, it is indispensable to arrange a beer hall of the above cone angles and to secure wiring area as much as possible.

[0017]the above-mentioned beer -- although a stud is not a technical term, it is often used by printed circuit process technology. That is, what (filled up) filled [which was] inside of a beer hall like a rivet thoroughly from a meaning "a rivet, nail, or plug" which a stud has is meant. In this invention, a pillar-shaped connection body between metal layers for obtaining an electrical link is said.

[0018][3]said beer -- a thin film multilayer interconnection board which is a filling body of Cu according [a stud] to nonelectrolytic plating.

[0019][4]A thin film multilayer interconnection board in which said 2nd metallic wiring layer is formed with a metal membrane by vacuum evaporation or/and sputtering.

[0020][5]said beer -- beer of a connecting face of a stud and the 2nd metallic wiring layer -- a stud -- a thin film wiring board whose side is a polished surface.

[0021][6]Paste up an insulating adhesion sheet on a substrate which has the 1st metallic wiring layer, and an insulating layer is formed in the surface, A beer hall is formed in this insulating layer by dry etching or laser beam machining, subsequently, a thing for which inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating -- beer -- a stud, [form and] said beer -- carrying out flattening to said insulating-layer side by grinding a portion which a stud projected from an insulating layer -- subsequently -- the 2nd metallic wiring layer -- said insulating-layer top -- said beer -- a process of a stud and a thin film multilayer interconnection board connected and formed.

[0022][7](1) A glue line side of a composite sheet in which a glue line is formed on a carrier sheet at one, A process of carrying out lamination adhesion of the field where the 1st metallic wiring layer is beforehand formed in a substrates face, (2) A process of removing said carrier sheet, hardening a glue line, and forming an insulating layer, (3) a process of forming a beer hall in said insulating layer, and (4) -- a process that inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating. (5) a conductive metal with which said beer hall was filled up grinds and carries out flattening of the portion projected from the surface of said insulating layer -- beer -- a process of forming a stud, and (6) -- forming the 2nd metallic wiring layer on said insulating layer -- said beer -- a process of a thin film multilayer interconnection board which has a process linked to a stud.

[0023]beer of this invention -- a stud -- an example of a connected type thin film multilayer substrate is shown in drawing 1. The insulating layers (for example, polyimide etc.) 2 are formed on the substrate 1 which consists

of ceramics or glass epoxy, beer which forms a beer hall in this insulating layer 2, and consists between the metallic wiring layers 4 of a filling body of a conductive metal of nonelectrolytic plating — laminating the insulating layer 2, connecting by the stud 3, and making it be the same as that of the above — beer — it is the thin film multilayer interconnection board which laminated the metallic wiring layer 4 connected one by one by the stud 3.

[0024]Drawing 3 is a flow chart showing an example of a process (manufacturing process) of a two-layer thin film multilayer interconnection board in a type section figure. The resist 11 is formed on the substrate 1 which has the metallic wiring layer 4, the 1st metallic wiring layer 9 is formed by etching (not shown), on this, the insulating layer 2 is formed and the beer hall 7 is formed by dry etching via the etching mask 8 of aluminum.

[0025]subsequently — being filled up with a conductive metal in the beer hall 7 with nonelectrolytic plating — beer — the stud 3 is formed. Then, the metallic wiring film 4 is formed by vacuum evaporation or sputtering, and the 2nd metallic wiring layer 10 is formed by the wet etching method. A multilayer interconnection board of three or more layers can be formed by repeating below a process (d) of drawing 2.

[0026]Although a composite sheet which formed and sheet-ized a glue line to a film which coated a varnish of a polyimide precursor and made it heat-harden as said insulating layer 2, or a polyimide film is used, in respect of workability, a composite sheet is excellent.

[0027]in addition — by the dry etching method (oxygen gaseous plasma) or an excimer-laser-processing method, the above-mentioned insulating layer (polyimide) forms a beer hall which makes a terminal point a land of the 1st metallic wiring layer (copper), and ranks second — a land of a hole bottom to a nonelectrolytic plating method — beer — a stud is grown up.

[0028]

[Function]in this invention — beer — a stud — in order that the reason for having chosen the nonelectrolytic plating method as formation may take the process of forming an insulating layer on the 1st metallic wiring layer formed on the substrate by the laminated layers method one by one, the above-mentioned metal wiring pattern is an independent pattern in general.

It is not easy to pull out a common electrode like electrolysis plating.

This point nonelectrolytic plating does not need such a common electrode.

[0029]Although there is JP,5-335713,A as an example which forms the inside of the through hole of a double-sided multilayer printed board with nonelectrolytic plating, This is connected to surface conductive foil at the same time the rear face of an insulating layer performs cylindrical flow plating and forms an interlayer connection in the through hole blockaded by copper foil. This method is an effective method, when a circuit pattern is comparatively large and a conductor layer's is as thick as tens of micrometers.

[0030]however, beer with it — since conductive foil (wiring layer) cannot be made thin, it is difficult to form the minute pattern of the 2nd metallic wiring layer by the wet etching method what formed conductive foil in above both sides in the thin film multilayer interconnection board which connects by a stud. [an insulating layer thinner than this and] [minute] Therefore, in this invention, only the 1st wiring layer uses conductive foil (land for connection).

[0031]minute beer — formation of the minute beer hall for forming a stud, As shown in drawing 4, by controlling gas pressure low (5 Pa or less), the tapered angle of the processed hole wall surface to the axis of a processed hole can form the minute beer hall of 5 times or less (a tapered angle with a substrates face 85 degrees or more) which was extremely excellent in straight nature, to such an extent that plasma is made.

[0032]Drawing 4 shows the relation between the above-mentioned tapered angle at the time of forming a beer hall, and the oxygen gas partial pressure of plasma to a 20-micrometer-thick polyimide sheet.

[0033]A high frequency (RF) output is fixed with 500W, an oxygen flow rate is fixed with a part for 25-ml/, as a result of carrying out dry etching processing, oxygen tension is [a tapered angle] 10 to 15 degrees in 1-5 Pa, but in 10 Pa of oxygen tension, it becomes 15 degrees or more and the straight nature of a processed hole falls.

[0034]the thin film multilayer interconnection board based on the above — beer — as shown in Table 1, the thing of a connection rate of a byway of 60 micrometers or less is also high [the connectivity (a connection rate shows) of a stud is also good, and], and it is shown in drawing 5 — as — beer — a stud — it turned out that resistance is also small.

[0035]

[Table 1]

表 1

ビアホール直径	良接続数/総接続数	接続率(%)
60 μ m	1128/1128	100
40 μ m	1127/1128	99.9
30 μ m	1127/1128	99.9

[0036]the beer by this invention -- the section of the stud checked that plating copper was growing horizontally also in the upper part used as a plating terminal point. such beer -- a stud -- and also the pattern formation accuracy of a photolithography becomes good when surface surface smoothness forms the 2nd metallic wiring layer -- the 2nd beer -- vertical connection of a stud is attained. that is, the beer in which the surface grew evenly -- a stud -- forming the wiring land for connection of the following layer in a field -- further -- right above [of it] -- the beer of a next layer -- a stud can be put. By this, since the wire length between layers can be shortened more, high-speed transmission-ization of a signal can be attained.

[0037]beer -- after formation of a stud -- flattening polish, a polishing process, etc. -- in addition -- beer -- a stud -- interlayer connection resistance can be made smaller by raising the surface smoothness of a field.

[0038]the beer in which it filled up with the conductive metal by such plating -- the stud was excellent in the reliability of the connection in a room temperature ≤ 300 ** heat cycle test, and most change of the characteristic was not able to be seen in 300 ** and the elevated-temperature shelf test of 100 hours.

[0039]beer 100 micrometers or less in diameter -- since a linewidth and space width can realize construction of the fine pattern which it says is 20-50 micrometers by formation of a stud, it becomes possible to construct the 2-5 above-mentioned wiring between 150-500-micrometer connection pads.

[0040]Since the method of pasting up said composite sheet does not have a cure process of a varnish compared with the serial laminating method by spreading of a polyimide varnish etc. as said insulating layer, a manufacturing process can be simplified more, and the thin film multilayer interconnection board in which highly reliable high density assembly is possible can be provided.

[0041]

[Example]

[Example 1] A drawing explains the example of this invention in detail.

[0042]Drawing 6 is a flow chart called at the type section figure of the substrate in each process which shows an example of the manufacturing process of copper / polyimide film multilayer interconnection board.

[0043]Process (a): The conductor film which consists of Cr/Cu/Cr (Cr:500A thickness, Cu:5-micrometer thickness) used as the 1st metallic wiring layer was formed by sputtering in Ar on the 6-mm-thick substrate 1 of a glass ceramic.

[0044]Process (b): The resist pattern (positive resist) was formed on the above-mentioned Cr/Cu/Cr conductor film, and the 1st metallic wiring layer 9 was formed by the wet etching method.

[0045]Process (c): On the 1st metallic wiring layer 9, as the insulating layer 2, application-of-pressure adhesion was carried out and curing treatment of the polyimide system adhesion sheet of a 20-micrometer-thick semi hardened state was carried out by 250 ** and 15 kg/cm².

[0046]2000-A-thick Al film 12 was formed with the vacuum deposition method as process (d);, next a mask for dry etching.

[0047]Process (e): The mask 8 for dry etching for beer hall formation was formed with photo etching method, it ranked second and the beer hall 7 was formed with the parallel plate type dry etching system (not shown) by gas pressure 3Pa and the oxygen gaseous plasma of RF output 500W.

[0048]Although the dry etching time which formation of this beer hall 7 takes is about 80 minutes, if etching is continued further as it is for 20 to 25 minutes, the Cr layer (500A) of the field of the land 13 of a beer hall bottom will be removed, and Cu side will be exposed. The dry etching speed of said polyimide was a part for 0.2-0.3-micrometer/.

[0049]the beer which grows chemicals copper plating directly (popularly called a pattern plating method), and consists of Cu(s) without performing pretreatment etc. by having made the field of the land 13 of a Process (f):beer hall bottom into Cu side -- the stud 3 is formed.

[0050]Cu beer with a 30 micrometer[in diameter] phix height of 25 micrometers -- a stud -- the chemicals copper-plating time which formation takes was about 5 hours.

[0051]Process (g): On the above-mentioned insulating layer 2, the conductor film which consists of Cr/Cu/Cr

(Cr:500A thickness, Cu:5-micrometer thickness) like said process (a) and a process (b) was formed, and the 2nd metallic wiring layer 10 was formed by sputtering process.

[0052]Thus, the thin film multilayer interconnection board of three or more layers can be manufactured by repeating the above.

[0053]Drawing 7 is a type section figure of a mounting board which carries LSI14 in the thin film multilayer interconnection board 24 obtained in above-mentioned Example 1. forming the thin film wiring layer which consists of polyimide/copper on the ceramics board 15 -- beer -- a stud -- by the solder vamp 16, LSI14 was carried in the connected thin film multilayer interconnection board 24, and it connected with it.

[0054][Example 2] Drawing 8 is a flow chart which was performed by using a composite sheet instead of the polyimide system adhesion sheet of a semi hardened state used at the process (c) of Example 1 and which is called at the type section figure of the substrate in each process which shows an example of the manufacturing process of copper / polyimide film multilayer interconnection board.

[0055]It is what carried out spreading formation of the glue line 18 which consists of dehydration condensation type polyimide resin which has a quinazoline ring in chemical structure, and thermosetting maleimide resin which has a fluorine group as the above-mentioned composite sheet 17 on the polyimide sheet 19 beforehand, The thickness of the polyimide sheet 19 is [the thickness of 10 micrometers and the glue line 18] 10 micrometers.

[0056]This was performed like Example 1 except the process (c) which pressurized on said 1st metallic wiring layer 9, and was pasted up on it by 280 ** and 15 kg/cm².

[0057]Formation of the beer hall in a process (e) was formed by gas pressure 3Pa and the oxygen gaseous plasma of RF output 800W.

[0058]Incidentally, the dry etching time which formation of the beer hall 7 with a 30 micrometer[in diameter] x height of 20 micrometers takes was about 100 minutes, and the dry etching speed of the above-mentioned composite sheet 17 was a part for 0.2-micrometer/, and was almost comparable as the working speed of the polyimide layer of Example 1.

[0059][Example 3] Drawing 9 is a type section figure using the copper-clad composite sheet 20 which has copper foil on the upper surface of the composite sheet 17 used in Example 2 showing an example of the manufacturing process of copper / polyimide film wiring board.

[0060]It is what carried out the coat of the adhesives which consist of dehydration condensation type polyimide resin which has a quinazoline ring in chemical structure, and thermosetting maleimide resin which has a fluorine group as the above-mentioned copper-clad composite sheet 20 to the copper-clad polyimide sheet beforehand, Each thickness of a copper layer, a polyimide sheet, and a glue line is a 10-micrometer thing, and the above-mentioned copper layer serves as the dry etching mask 8 for beer hall formation.

[0061]This was performed like Example 1 except the process (c) which pressurized on said 1st metallic wiring layer 9, and was pasted up on it by 280 ** and 15 kg/cm².

[0062]Formation of the beer hall 7 in a process (e) was formed by gas pressure 3Pa and the oxygen gaseous plasma of RF output 800W.

[0063]The dry etching time in this operation which formation of the beer hall 7 with a 30 micrometer[in diameter] x height of 20 micrometers takes was about 100 minutes (a part for 0.2-micrometer/), and was almost comparable as the working speed of the polyimide layer of Example 1.

[0064][Example 4] the beer which has a metallic wiring layer of six layers -- a stud -- an example of a connection substrate is shown in the type section figure of drawing 1.

[0065]In this example, the glue line ingredient used as the insulating layer 2 uses the composite sheet which consists of dehydration condensation type polyimide resin which has a quinazoline ring, and thermosetting maleimide resin which has a fluorine group into chemical structure, forming a beer hall by excimer laser -- said example -- the same -- beer -- a stud -- it is an example of the thin film multilayer interconnection board which attained multilayering by connection.

[0066][Example 5] Drawing 10 is a type section figure showing the example of mounting which used for the substrate for mainframes the thin film multilayer interconnection board obtained by said Example 1, and is an example which carries the module board 22 of a pin inserting type on the large-sized printed-circuit board 21.

[0067]The module board 22 consists of a multilayer sintered compact of crystallized glass and a copper layer, and the connecting pin 23 is formed in the undersurface. The thin film multilayer interconnection board 24 which becomes this invention is formed on this module board 22, and connection loading of LSI14 is carried out by the solder vamp 16.

[0068]According to the mounting board of this example, it came out that can also reduce a wiring total to the abbreviation 1/4, and it raises wiring density. Signal-transmission speed can be made quick about 1.5 times

compared with the conventional thing.

[0069]It is possible to make the manufacturing cost of a mounting board or less into 1/2 on the whole.

[0070]

[Effect of the Invention]The thin film multilayer interconnection board by this invention can attain densification of mounting, and improvement in the speed of the signal transmission by shortening of a wire length. A manufacturing process can be substantially shortened by adopting a sheet shaped insulating layer (for example, said polyimide system composite sheet).

[0071]The thin film multilayer interconnection board by this invention is excellent as mounting boards for sized electronic equipment, such as a substrate for large-sized electronic computers, a mounting board for workstations, and a video camera.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]the beer of this invention -- a stud -- it is a type section figure of the thin film multilayer substrate by connection.

[Drawing 2]It is a type section figure of the beer hall of this invention.

[Drawing 3]the beer of this invention -- a stud -- it is a flow chart showing an example of the manufacturing process of a connected type thin film two-layer wiring board in a type section figure.

[Drawing 4]They are graph charts showing the relation of the processing tapered angle and oxygen gas partial pressure by etching of this invention.

[Drawing 5]the beer of this invention -- a stud -- they are graph charts showing the relation between a path and resistance.

[Drawing 6]It is a manufacturing process figure of the thin film multilayer interconnection board of Example 1.

[Drawing 7]It is a type section figure of mounting structure using the thin film multilayer interconnection board of this invention.

[Drawing 8]It is a manufacturing process figure of the thin film multilayer interconnection board of Example 2.

[Drawing 9]It is a manufacturing process figure of the thin film multilayer interconnection board of Example 3.

[Drawing 10]It is a type section figure showing the example of mounting of the substrate for large-sized electronic computers by this invention.

[Description of Notations]

1 -- a substrate and 2 -- an insulating layer and 3 -- beer -- A stud and 4 -- a metallic wiring layer and 5 -- the through hole for connection. 6 [-- The 1st metallic wiring layer,] -- A leather mask, 7 -- A beer hall, 8 -- An etching mask, 9 10 [-- Land,] -- The 2nd metallic wiring layer, 11 -- Resist, 12 -- An Al film, 13 14 [-- A composite sheet, 18 / -- A glue line, 19 / -- A polyimide sheet, 20 / -- A copper-clad composite sheet, 21 / -- A large-sized printed-circuit board, 22 / -- A module board, 23 / -- A connecting pin, 24 / -- A thin film multilayer interconnection board, 25 / -- Through hole.] -- LSI, 15 -- A ceramics board, 16 -- A solder vamp, 17

[Translation done.]

* NOTICES *

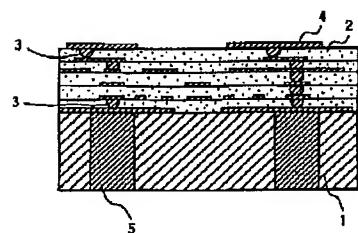
JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

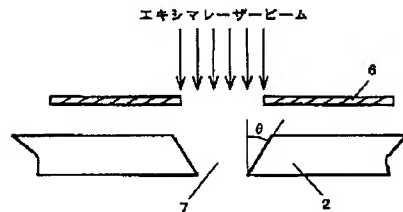
図 1



1…基板 2…絶縁層 3…ビアスタッド
4…金属配線層 5…接着用スルホール

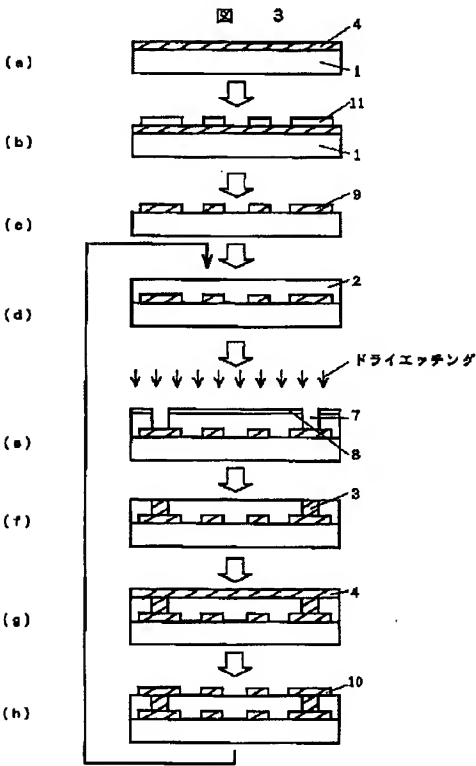
[Drawing 2]

図 2



8…レーザーマスク 7…ビアホール θ…テーパ角

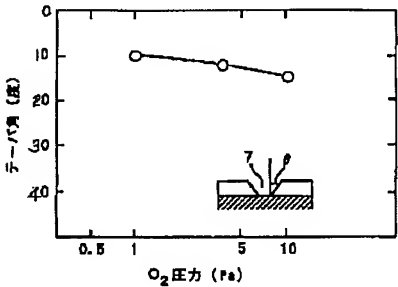
[Drawing 3]



8...エッチングマスク 9...第1の金属配線層
10...第2の金属配線層 11...レジスト

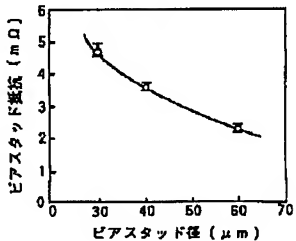
[Drawing 4]

図 4



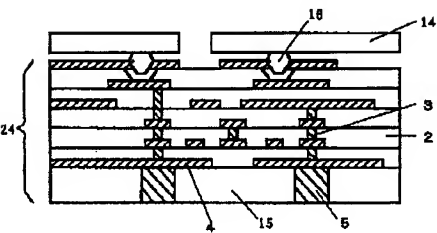
[Drawing 5]

図 5



[Drawing 7]

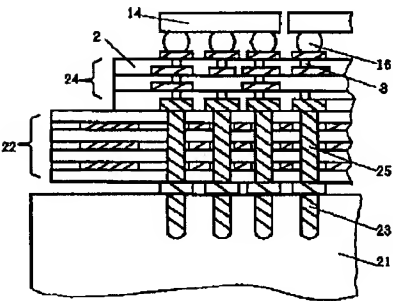
図 7



14…L S I 16…はんだバンプ

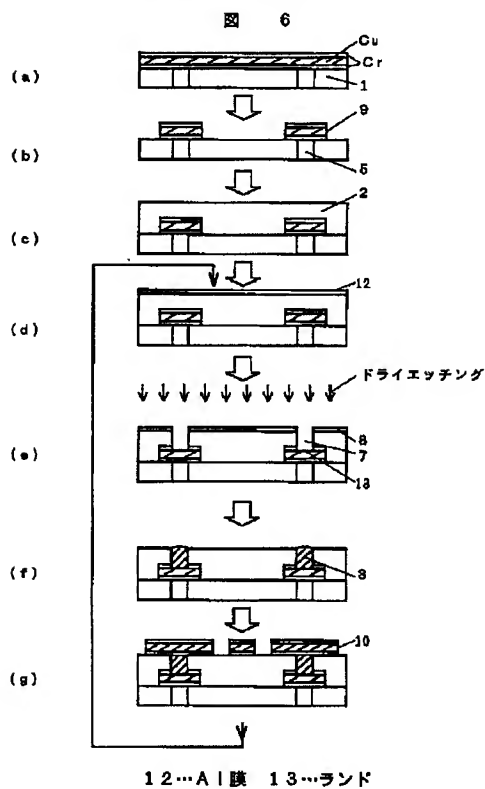
[Drawing 10]

図 10

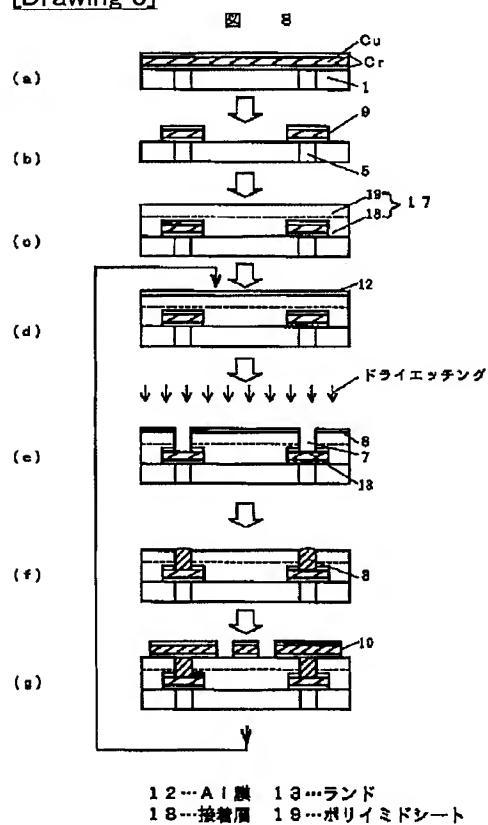


16…はんだバンプ 21…大型プリント配線基板
22…モジュール基板 23…接続ピン
24…薄層多層配線基板 25…スルホール

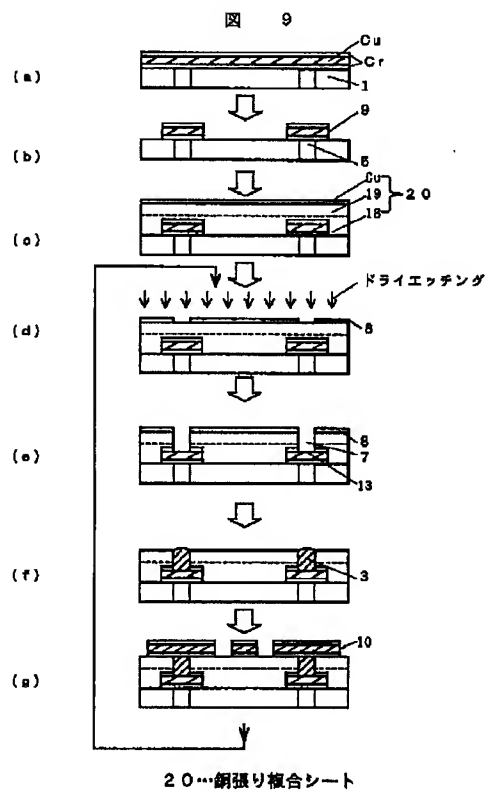
[Drawing 6]



[Drawing 8]



[Drawing 9]



[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CORRECTION OR AMENDMENT

[Kind of official gazette]Printing of amendment by the regulation of 2 of Article 17 of Patent Law
 [Section classification] The 2nd classification of the part VII gate
 [Publication date]November 30, Heisei 11 (1999)

[Publication No.]JP,9-23065,A
 [Date of Publication]January 21, Heisei 9 (1997)
 [Annual volume number] Publication of patent applications 9-231
 [Application number]Japanese Patent Application No. 7-169656
 [International Patent Classification (6th Edition)]

H05K 3/46
 [FI]

H05K 3/46 N

E
 S

[Written amendment]
 [Filing date]January 14, Heisei 11
 [Amendment 1]
 [Document to be Amended]Specification
 [Item(s) to be Amended]Claim
 [Method of Amendment]Change
 [Proposed Amendment]
 [Document Name]Specification
 [Title of the Invention]A thin film multilayer interconnection board and its process
 [Claim(s)]

[Claim 1]In the 1st formed via an organic insulating layer, and a thin film multilayer interconnection board which has the 2nd metallic wiring layer, between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- electrically being connected by stud -- said beer -- a thin film multilayer interconnection board, wherein a stud consists of a filling body of a conductive metal by nonelectrolytic plating.

[Claim 2]In the 1st formed via an organic insulating layer, and a thin film multilayer interconnection board which has the 2nd metallic wiring layer, between lands of said 1st [the] and the 2nd metallic wiring layer -- beer -- it electrically being connected by stud and, said beer -- a stud consists of a filling body of a conductive metal by nonelectrolytic plating -- this beer -- a difference of a diameter of the upper surface of a stud, and a diameter of the bottom -- less than 10% -- or beer -- a taper of an insulating-layer interface of a stud, and beer -- a stud -- a thin film multilayer interconnection board, wherein an angle with an axis to make is 5 times or less.

[Claim 3]Paste up an insulating adhesion sheet on a substrate which has the 1st metallic wiring layer, and an insulating layer is formed in the surface, A beer hall is formed in this insulating layer by dry etching or laser beam machining, subsequently, a thing for which inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating -- beer -- a stud, [form and] said beer -- carrying out flattening to said insulating-layer

side by grinding a portion which a stud projected from an insulating layer -- subsequently -- the 2nd metallic wiring layer -- said insulating-layer top -- said beer -- a process of a thin film multilayer interconnection board connecting [a stud and] and forming.

[Claim 4]A process of a thin film multilayer interconnection board characterized by comprising the following.

(1) A glue line side of a composite sheet in which a glue line is formed on a carrier sheet at one.

A process of carrying out lamination adhesion of the field where the 1st metallic wiring layer is beforehand formed in a substrates face, (2) A process of removing said carrier sheet, hardening a glue line, and forming an insulating layer, (3) a process of forming a beer hall in said insulating layer, and (4) -- a process that inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating. (5) a conductive metal with which said beer hall was filled up grinds and carries out flattening of the portion projected from the surface of said insulating layer -- beer -- a process of forming a stud, and (6) -- forming the 2nd metallic wiring layer on said insulating layer -- said beer -- a process linked to a stud.

[Claim 5]A process of the thin film multilayer interconnection board according to claim 4 by which an organic glue line is formed on a carrier sheet of organicity [composite sheet / said].

[Claim 6]A process of the thin film multilayer interconnection board according to claim 3, 4, or 5 which consists of thermosetting maleimide resin characterized by comprising the following.

Dehydration condensation type polyimide resin in which said glue line has a quinazoline ring.

A fluorine group.

[The amendment 2]

[Document to be Amended]Specification

[Item(s) to be Amended]0022

[Method of Amendment]Change

[Proposed Amendment]

[0022][7]A process of a thin film multilayer interconnection board characterized by comprising the following.

(1) The glue line side of the composite sheet in which the glue line is formed on the carrier sheet at one.

The process of carrying out lamination adhesion of the field where the 1st metallic wiring layer is beforehand formed in the substrates face, (2) The process of removing said carrier sheet, hardening a glue line, and forming an insulating layer, (3) the process of forming a beer hall in said insulating layer, and (4) -- the process that the inside of said beer hall is filled up with a conductive metal with nonelectrolytic plating. (5) the conductive metal with which said beer hall was filled up grinds and carries out flattening of the portion projected from the surface of said insulating layer -- beer -- the process of forming a stud, and (6) -- forming the 2nd metallic wiring layer on said insulating layer -- said beer -- the process linked to a stud.

[8]A process of the aforementioned thin film multilayer interconnection board by which the organic glue line is formed on the carrier sheet of organicity [composite sheet / said].

[9]A process of the aforementioned thin film multilayer interconnection board which performs formation of said beer hall by O_2 , CF_4 , or the dry etching method by the plasma of these mixed gas.

[10]A process of the aforementioned thin film multilayer interconnection board whose plasma of O_2 which forms said beer hall, CF_4 , or these mixed gas is gas pressure of 5 Pa or less.

[11]A process of the aforementioned thin film multilayer interconnection board which carries out ** Li formation of said beer hall at excimer laser.

[12]A process of the aforementioned thin film multilayer interconnection board which forms said beer hall by the conformal mask processing method using excimer laser.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平9-23065

(43) 公開日 平成9年(1997)1月21日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46		6921-4E	H 0 5 K 3/46	N
		6921-4E		E
		6921-4E		S

審査請求 未請求 請求項の数13 O L (全 9 頁)

(21) 出願番号 特願平7-169656

(22) 出願日 平成7年(1995)7月5日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 渡辺 隆二

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 板橋 武之

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 三浦 修

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

最終頁に続く

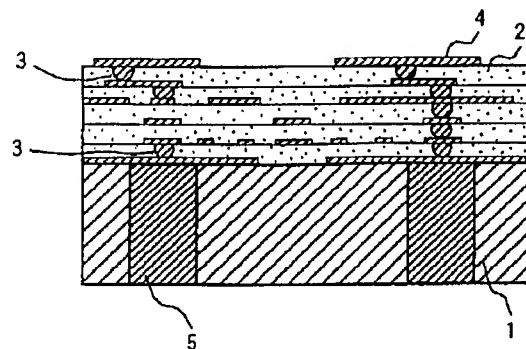
(54) 【発明の名称】 薄膜多層配線基板及びその製法

(57) 【要約】

【目的】 ピアスタッド接続方式の高密度配線、高信号伝送特性の薄膜多層配線基板の提供にある。

【構成】 有機絶縁層を介して形成された第1と第2の金属配線層4を有する薄膜多層配線基板において、前記第1と第2の金属配線層4のランド間がピアスタッド3によって電氣的に接続され、前記ピアスタッドは無電解めっきによる導電性金属の充填体からなり、該ピアスタッドの上面径と底面径との差が10%以内か、もしくは、ピアスタッドの絶縁層界面のテーパとピアスタッド軸とのなす角度が5度以下である薄膜多層配線基板にある。

図 1



1…基板 2…絶縁層 3…ピアスタッド
4…金属配線層 5…接着用スルホール

【特許請求の範囲】

【請求項1】 有機絶縁層を介して形成された第1と第2の金属配線層を有する薄膜多層配線基板において、前記第1と第2の金属配線層のランド間がビアスタッドによって電氣的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなることを特徴とする薄膜多層配線基板。

【請求項2】 有機絶縁層を介して形成された第1と第2の金属配線層を有する薄膜多層配線基板において、前記第1と第2の金属配線層のランド間がビアスタッドによって電氣的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなり、該ビアスタッドの上面径と底面径との差が10%以内か、もしくは、ビアスタッドの絶縁層界面のテーパとビアスタッド軸とのなす角度が5度以下であることを特徴とする薄膜多層配線基板。

【請求項3】 前記ビアスタッドが無電解めっきによるCuの充填体である請求項1または2に記載の薄膜多層配線基板。

【請求項4】 前記第2の金属配線層が蒸着または/およびスパッタリングによる金属膜で形成されている請求項1または2に記載の薄膜多層配線基板。

【請求項5】 前記ビアスタッドと第2の金属配線層との接続面のビアスタッド側が研磨面である請求項1または2に記載の薄膜多層配線基板。

【請求項6】 表面に第1の金属配線層を有する基板に絶縁性接着シートを接着して絶縁層を形成し、該絶縁層にドライエッチングまたはレーザ加工によりビアホールを形成し、次いで前記ビアホール内は無電解めっきにより導電性金属を充填することによりビアスタッドを形成し、前記ビアスタッドが絶縁層より突出した部分を研磨することにより前記絶縁層面と平坦化し、次いで第2の金属配線層を前記絶縁層上に前記ビアスタッドと接続、形成することを特徴とする薄膜多層配線基板の製法。

【請求項7】 (1) キャリアシート上に接着層が一体に形成されている複合シートの接着層面と、基板面に予め第1の金属配線層が形成されている面とを積層接着する工程、(2) 前記キャリアシートを除去し、接着層を硬化して絶縁層を形成する工程、(3) 前記絶縁層にビアホールを形成する工程、(4) 前記ビアホール内は無電解めっきにより導電性金属を充填する工程、(5) 前記ビアホールに充填した導電性金属が前記絶縁層の表面より突出した部分を研磨し平坦化してビアスタッドを形成する工程、(6) 前記絶縁層上に第2の金属配線層を形成し前記ビアスタッドと接続する工程を有することを特徴とする薄膜多層配線基板の製法。

【請求項8】 前記複合シートが有機のキャリアシート上に有機接着層が形成されている請求項7に記載の薄膜多層配線基板の製法。

【請求項9】 前記ビアホールの形成は、 O_2 、CF₄、ま

たはこれらの混合ガスのプラズマによるドライエッチング法により行う請求項6、7または8に記載の薄膜多層配線基板の製法。

【請求項10】 前記ビアホールを形成する O_2 、CF₄、またはこれらの混合ガスのプラズマが、5Pa以下のガス圧である請求項6～9のいずれかに記載の薄膜多層配線基板の製法。

【請求項11】 前記ビアホールをエキシマレーザにより形成する請求項6、7または8のいずれかに記載の薄膜多層配線基板の製法。

【請求項12】 前記ビアホールをエキシマレーザを用いたコンフォーマルマスク加工法により形成する請求項6、7または8に記載の薄膜多層配線基板の製法。

【請求項13】 前記接着層がキナゾリン環を有する脱水縮合型ポリイミド樹脂と、フッ素基を有する熱硬化性マレイミド樹脂からなる請求項6～12のいずれかに記載の薄膜多層配線基板の製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子機器あるいは各種電気装置の実装用の薄膜多層配線基板とその製法に関する。

【0002】

【従来の技術】 電子計算機の演算速度の高速化を図るには、用いられる実装用モジュール基板の信号伝送速度の高速化が重要な課題となっている。

【0003】 従来、こうしたモジュール基板には、主としてWやMo等からなる配線層をセラミックへの積層焼結法により形成した厚膜基板が用いられてきた。しかし、信号伝送速度の高速化を図るため、最近ではセラミック基板上に誘電率の低いポリイミドを層間絶縁膜として形成し、高導電性のCu、Al、Au等を導体層とした多層薄膜配線基板が注目されている。

【0004】 しかし、近年、計算機の高性能化はますます進み、実装ゲート数の増大も顕著であり、これに対応するためには薄膜配線方式における配線層数の増大が必要とされる。

【0005】 薄膜多層配線技術については、いくつか報告されているが、一般に逐次積層方式が採用されている。つまり、セラミック基板やSi基板上にCu、Alなどの導体層を形成し、ビアホール及び絶縁層のパターニングをフォトリソグラフィ技術によって形成し、電氣的接続を行うものである。

【0006】 上記の層間接続には、直径100μm以下のビアホールやスルーホールの形成技術が必要とされている。また、薄膜配線にはライン幅やスペース幅が20～50μmと云うファインパターンが要求されており、例えば、150～500μmの接続パッド間に上記配線を2～5本敷設すると云うものである。この場合、ビアホール径としては、おおよそ20～30μmが要求され

る。しかし、現状のドリルによる穴穿孔技術では約70 μm が限界であり、それより小さい穴径のものは他の方法を適用せざるを得ない。

【0007】

【発明が解決しようとする課題】上記のような微細穴の加工に好適な方法として、近年、レーザ加工法、ドライエッチング法が注目されつつある。これらはいずれも微細加工性に優れているが、加工された穴の形状に差異が見られる。

【0008】エキシマレーザによる方法は、微小ビアホールやスルーホール形成用として優れた加工法であることが知られている（特開昭60-261685号公報）。但し、加工された穴の投影法による形状は、穴の軸に対して約20〜30度のテーパ状になり、先端（底部）が先細りの穴になるという傾向がある。

【0009】これを解消する方法として、有機絶縁層の穴加工したいパターン部に金属膜に窓を開けたマスクを用い、このマスク越しにレーザ加工する方法、いわゆるコンフォーマルマスク法が有効である。これによれば、図2で示すように、加工穴は軸に対してエキシマレーザのエネルギー密度が300〜1000 mJ/cm^2 で約15〜5度のテーパ角（ θ ）となり、先端（底部）の先細り現象をかなり抑えることができる。本発明者らの実験結果によればエネルギー密度が高いほど加工テーパ角度 θ は小さくなり、穴のストレート性を向上することができる。

【0010】一方、上記レーザ加工法に対し、低い圧力（例えば、5 Pa以下）に制御された酸素プラズマによるドライエッチング法によれば、上記テーパ角（ θ ）が5度以下のほとんどストレート状の穴を形成することができる。なお、一連の実験によれば、ポリイミドのような有機絶縁層のドライエッチング加工で、プラズマガス圧が5 Paよりも高くなると、加工穴断面はビア樽状にわん曲してくることが分かった。

【0011】こうしたドライエッチング加工法は、従来、LSI用半導体プロセスにおいて、配線や絶縁層のパターン形成に用いられている。例えば、特開平4-150023号公報や特開平5-121371号公報に、半導体基板上の層間絶縁膜に反応性ガス（ CF_4 、 CHF_3 、 Ar 、 O_2 、 Cl 等の混合ガス）を用いたドライエッチング法により、コンタクト穴を形成する方法が開示されているが、前者ではストレート状の穴を形成するためにエッチングガスの圧力を0.6 Torr以下（80 Pa以下）、後者では10〜50 mTorr（1.33〜6.65 Pa）と規定している。

【0012】本発明の目的は、有機絶縁層に形成された直径（例えば、70 μm 以下）の微小ビアホール内に、導電性金属が充填されたビアスタッドにより基板の上下配線層が接続された薄膜多層配線基板およびその製法を提供することにある。

【0013】

【課題を解決するための手段】前記課題を解決する本発明の要旨は次のとおりである。

【0014】〔1〕 有機絶縁層を介して形成された第1と第2の金属配線層を有する薄膜多層配線基板において、前記第1と第2の金属配線層のランド間がビアスタッドによって電氣的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなる薄膜多層配線基板。

【0015】〔2〕 前記第1と第2の金属配線層のランド間がビアスタッドによって電氣的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなり、該ビアスタッドの上面径と底面径との差が10%以内か、もしくは、ビアスタッドの絶縁層界面のテーパとビアスタッド軸とのなす角度が5度以下である薄膜多層配線基板。

【0016】微細薄膜パターンを得るには、前記のようなテーパ角度のビアホールを配置し、できるだけ配線エリアを確保することが不可欠である。

【0017】なお、上記のビアスタッドとは、学術用語ではないが、プリント回路プロセス技術でしばしば用いられている。つまり、スタッドの持つ意味「鉋、釘あるいは栓」から、ビアホール内を鉋のようなもので完全に埋めた（充填した）ものを意味する。本発明においては、電氣的接続を得るための柱状の金属層間接続体を云う。

【0018】〔3〕 前記ビアスタッドが無電解めっきによるCuの充填体である薄膜多層配線基板。

【0019】〔4〕 前記第2の金属配線層が蒸着または/およびスパッタリングによる金属膜で形成されている薄膜多層配線基板。

【0020】〔5〕 前記ビアスタッドと第2の金属配線層との接続面のビアスタッド側が研磨面である薄膜配線基板。

【0021】〔6〕 表面に第1の金属配線層を有する基板に絶縁性接着シートを接着して絶縁層を形成し、該絶縁層にドライエッチングまたはレーザ加工によりビアホールを形成し、次いで前記ビアホール内を無電解めっきにより導電性金属を充填することによりビアスタッドを形成し、前記ビアスタッドが絶縁層より突出した部分を研磨することにより前記絶縁層面と平坦化し、次いで第2の金属配線層を前記絶縁層上に前記ビアスタッドと接続、形成する薄膜多層配線基板の製法。

【0022】〔7〕 （1）キャリアシート上に接着層が一体に形成されている複合シートの接着層面と、基板面に予め第1の金属配線層が形成されている面とを積層接着する工程、（2）前記キャリアシートを除去し、接着層を硬化して絶縁層を形成する工程、（3）前記絶縁層にビアホールを形成する工程、（4）前記ビアホール内を無電解めっきにより導電性金属を充填する工程、

(5) 前記ビアホールに充填した導電性金属が前記絶縁層の表面より突出した部分を研磨し平坦化してビアスタッドを形成する工程、(6) 前記絶縁層上に第2の金属配線層を形成し前記ビアスタッドと接続する工程を有する薄膜多層配線基板の製法。

【0023】本発明のビアスタッド接続型の薄膜多層基板の一例を図1に示す。セラミックスまたはガラスエポキシからなる基板1上に絶縁層(例えばポリイミド等)2を形成し、該絶縁層2にビアホールを形成し、金属配線層4間を無電解めっきの導電性金属の充填体からなるビアスタッド3で接続しながら絶縁層2を積層し、上記と同様にしてビアスタッド3で逐次接続した金属配線層4を積層した薄膜多層配線基板である。

【0024】図3は、2層の薄膜多層配線基板の製法(製造工程)の一例を模式断面図で示すフロー図である。金属配線層4を有する基板1上にレジスト11を形成し、エッチング(図示せず)により第1の金属配線層9を形成し、これの上に絶縁層2を形成してA1のエッチングマスク8を介してドライエッチングによりビアホール7を形成する。

【0025】次いで、無電解めっきによりビアホール7内に導電性金属を充填してビアスタッド3を形成する。その後、金属配線層4を蒸着またはスパッタリングにより形成し、ウェットエッチング法により第2の金属配線層10を形成するものである。なお、図2の工程(d)以下をくり返すことにより、3層以上の多層配線板を形成することができる。

【0026】前記絶縁層2として、ポリイミド前駆体のワニスをコーティングし熱硬化させた膜、あるいは、ポリイミド膜に接着層を形成しシート化した複合シートが用いられるが、作業性の点では複合シートが優れている。

【0027】なお、上記絶縁層(ポリイミド)は、ドライエッチング法(酸素ガスプラズマ)もしくはエキシマレーザ加工法により、第1の金属配線層(銅)のランド部を端点とするビアホールを形成し、次いで、穴底のランド部から無電解めっき法によりビアスタッドを成長させる。

【0028】

【作用】本発明において、ビアスタッド形成に無電解めっき法を選んだ理由は、逐次積層法では基板上に形成された第1の金属配線層の上に絶縁層を形成するプロセスをとるため、おおむね、上記金属配線パターンは独立したパターンであり、電解めっきのように共通電極を引き出すことは容易ではない。この点無電解めっきはこうした共通電極を必要としない。

【0029】なお、両面多層プリント基板のスルーホール内を無電解めっきにより形成する例として、特開平5-335713号公報があるが、これは絶縁層の裏面が銅箔で閉塞されたスルーホール内に円柱状導通めっきを

施して層間接続を形成すると同時に表面の導体箔に接続するものである。この方法は、配線パターンが比較的大きく、導体層も数十 μm と厚い場合には有効な方法である。

【0030】しかし、絶縁層がこれよりも薄く微小なビアスタッドで接続する薄膜多層配線基板では、上記のような両面に導体箔を設けたものでは導体箔(配線層)を薄くできないため、第2の金属配線層の微細パターンをウェットエッチング法で形成することは困難である。従って、本発明では第1番目の配線層のみ導体箔(接続用ランド)を用いている。

【0031】また、微小ビアスタッドを形成するための微小ビアホールの形成は、プラズマができる程度にガス圧を低く(5Pa以下)制御することにより、図4に示すように加工穴の軸に対する加工穴壁面のテーパ角が5度以下(基板面とのテーパ角では85度以上)の極めてストレート性に優れた微小ビアホールを形成することができる。

【0032】なお、図4は厚さ20 μm のポリイミドシートにビアホールを形成した場合の上記テーパ角とプラズマの酸素ガス分圧との関係を示す。

【0033】高周波(RF)出力を500W、酸素流量を25ml/分と固定し、ドライエッチング加工した結果、酸素分圧が1~5Paではテーパ角が10~15度であるが、酸素分圧10Paでは15度以上になり加工穴のストレート性が低下する。

【0034】上記に基づく薄膜多層配線基板は、ビアスタッドの接続性(接続率で示す)も良好で、表1に示すように60 μm 以下の小径のものでも接続率が高く、また、図5に示すように、ビアスタッド抵抗も小さいことが分かった。

【0035】

【表1】

表 1

ビアホール直径	良接続数/総接続数	接続率(%)
60 μm	1128/1128	100
40 μm	1127/1128	99.9
30 μm	1127/1128	99.9

【0036】本発明によるビアスタッドの断面は、めっき終点となる上部においても水平にめっき銅が生長していることを確認した。こうしたビアスタッド表面の平坦性は、第2の金属配線層を形成する上でフォトリソグラフィのパターン形成精度が良くなる他に、第2のビアスタッドの垂直接続が可能となる。つまり、表面が平坦に生長したビアスタッド面に次の層の接続用配線ランドを形成し、更に、その直上に次層のビアスタッドを乗せることができる。これによって、層間の配線長がより短縮できるので、信号の高速伝送化を図ることができる。

【0037】また、ビアスタッドの形成後に平坦化研磨、ポリッシング工程等を加えて、更にビアスタッド面の平坦性を向上させることにより、層間接続抵抗をより小さくすることができる。

【0038】こうした、めっきによる導電性金属が充填されたビアスタッドは、室温⇔300℃のヒートサイクル試験における接続の信頼性が優れ、また、300℃、100時間の高温放置試験においても、その特性の変化は殆ど見受けられなかった。

【0039】直径100μm以下のビアスタッドの形成により、ライン幅およびスペース幅が20~50μmと云うファインパターンの敷設が実現できるので、150~500μmの接続パッド間に上記配線を2~5本敷設することが可能となる。

【0040】また、前記絶縁層としてポリイミドワニス等の塗布による逐次積層方法に比べて、前記複合シートを接着する方法は、ワニスのキュア工程がないので、製造工程をより簡略化できると共に、高信頼性の高密度実装が可能な薄膜多層配線基板を提供することができる。

【0041】

【実施例】

【実施例 1】本発明の実施例を図面により詳細に説明する。

【0042】図6は、銅/ポリイミド薄膜多層配線基板の製造工程の一例を示す各工程における基板の模式断面図によるフロー図である。

【0043】工程(a):厚さ6mmのガラスセラミックの基板1上に第1の金属配線層となるCr/Cu/Cr(Cr:500Å厚さ、Cu:5μm厚さ)からなる導体膜をAr中スパッタリングにより形成した。

【0044】工程(b):上記のCr/Cu/Cr導体膜上にレジストパターン(ポジ型レジスト)を形成し、ウェットエッチング法により第1の金属配線層9を形成した。

【0045】工程(c):第1の金属配線層9上に絶縁層2として厚さ20μmの半硬化状態のポリイミド系接着シートを250℃、15kg/cm²で加圧接着し、硬化処理した。

【0046】工程(d):次に、ドライエッチング用マスクとして、厚さ2000ÅのA1膜12を真空蒸着法により形成した。

【0047】工程(e):フォトリソ法によりビアホール形成用のドライエッチング用マスク8を形成し、次いで、ガス圧3Pa、RF出力500Wの酸素ガスプラズマによる平行平板型ドライエッチング装置(図示せず)によりビアホール7を形成した。

【0048】このビアホール7の形成に要するドライエッチング時間は約80分であるが、更に、そのまま20~25分エッチングを続行すると、ビアホール底のランド13の面のCr層(500Å)が除去されてCu面が

露出する。なお、前記ポリイミドのドライエッチング速度は0.2~0.3μm/分であった。

【0049】工程(f):ビアホール底のランド13の面をCu面としたことにより、前処理等を施すことなく、直接化学銅めっきを生長(通称パターンめっき法と呼ばれる)させて、Cuからなるビアスタッド3を形成する。

【0050】なお、直径30μmφ×高さ25μmのCuビアスタッド形成に要する化学銅めっき時間は約5時間であった。

【0051】工程(g):上記絶縁層2上に、前記工程(a)及び工程(b)と同様にしてCr/Cu/Cr(Cr:500Å厚さ、Cu:5μm厚さ)からなる導体膜を形成しスパッタリング法により第2の金属配線層10を形成した。

【0052】このようにして上記を繰り返すことによって3層以上の薄膜多層配線基板を製造することができる。

【0053】また、図7は上記実施例1で得た薄膜多層配線基板24に、LSI14を搭載した実装基板の模式断面図である。セラミックス基板15上にポリイミド/銅からなる薄膜配線層を形成し、ビアスタッド接続した薄膜多層配線基板24に、はんだバンプ16によりLSI14を搭載、接続した。

【0054】【実施例 2】図8は、実施例1の工程(c)で用いた半硬化状態のポリイミド系接着シートの代わりに複合シートを用いて行った、銅/ポリイミド薄膜多層配線基板の製造工程の一例を示す各工程における基板の模式断面図によるフロー図である。

【0055】上記複合シート17としては、化学構造中にキナゾリン環を有する脱水縮合型ポリイミド樹脂とフッ素基を有する熱硬化性マレイミド樹脂からなる接着層18を、予めポリイミドシート19上に塗布形成したもので、ポリイミドシート19の厚さが10μm、接着層18の厚さが10μmである。

【0056】これを前記第1の金属配線層9上に280℃、15kg/cm²で加圧し接着した工程(c)以外は、実施例1と同様にして行った。

【0057】なお、工程(e)におけるビアホールの形成は、ガス圧3Pa、RF出力800Wの酸素ガスプラズマにより形成した。

【0058】ちなみに、直径30μm×高さ20μmのビアホール7の形成に要するドライエッチング時間は約100分であり、上記複合シート17のドライエッチング速度は0.2μm/分、実施例1のポリイミド層の加工速度とほぼ同程度であった。

【0059】【実施例 3】図9は、実施例2で用いた複合シート17の上面に銅箔を有する銅張り複合シート20を用いた、銅/ポリイミド薄膜配線基板の製造工程の一例を示す模式断面図である。

【0060】上記銅張り複合シート20としては、化学構造中にキナゾリン環を有する脱水縮合型ポリイミド樹脂とフッ素基を有する熱硬化性マレイミド樹脂からなる接着剤を、予め銅張りポリイミドシートにコートしたもので、銅層、ポリイミドシートおよび接着層の厚さがいずれも10 μ mのもので、上記銅層はビアホール形成用のドライエッチングマスク8となる。

【0061】これを前記第1の金属配線層9上に280 $^{\circ}$ C、15kg/cm²で加圧し接着した工程(c)以外は、実施例1と同様にして行った。

【0062】なお、工程(e)におけるビアホール7の形成は、ガス圧3Pa、RF出力800Wの酸素ガスプラズマにより形成した。

【0063】なお、本実施における、直径30 μ m \times 高さ20 μ mのビアホール7の形成に要するドライエッチング時間は約100分(0.2 μ m/分)であり、実施例1のポリイミド層の加工速度とほぼ同程度であった。

【0064】〔実施例 4〕6層の金属配線層を有するビアスタッド接続基板の一例を図1の模式断面図に示す。

【0065】本実施例では、絶縁層2となる接着層成分が化学構造中にキナゾリン環を有する脱水縮合型ポリイミド樹脂とフッ素基を有する熱硬化性マレイミド樹脂からなる複合シートを用い、エキシマレーザによってビアホールを形成し、前記実施例と同様にビアスタッド接続により多層化を図った薄膜多層配線基板の例である。

【0066】〔実施例 5〕図10は前記実施例1によって得られる薄膜多層配線基板を大型計算機用基板に用いた実装例を示す模式断面図で、大型プリント配線基板21上にピン挿入型のモジュール基板22を搭載した一例である。

【0067】モジュール基板22は、ガラスセラミックスと銅層との多層焼結体からなり、下面に接続ピン23が設けられている。このモジュール基板22上に本発明になる薄膜多層配線基板24を形成して、はんだバンプ16によりLSI14が接続搭載されている。

【0068】本実施例の実装基板によれば、配線総数も約1/4に減らすことができ、配線密度を上げることができた。また、信号伝送速度を従来のものに比べて約1.5倍速くすることができる。

【0069】なお、実装基板の製造コストを全体で1/2以下にすることが可能である。

【0070】

〔発明の効果〕本発明による薄膜多層配線基板は、実装の高密度化と配線長の短縮による信号伝送の高速化を図ることができる。また、シート状の絶縁層(例えば、前記ポリイミド系複合シート)を採用することにより製造工程を大幅に短縮することができる。

【0071】本発明による薄膜多層配線基板は、大型電子計算機用基板、ワークステーション用実装基板、ビデオカメラ等の小型電子機器用実装基板として優れている。

〔図面の簡単な説明〕

【図1】本発明のビアスタッド接続による薄膜多層基板の模式断面図である。

【図2】本発明のビアホールの模式断面図である。

【図3】本発明のビアスタッド接続型の薄膜2層配線基板の製造工程の一例を模式断面図で示すフロー図である。

【図4】本発明のエッチングによる加工テーパ角と酸素ガス分圧との関係を示すグラフ図である。

【図5】本発明のビアスタッド径と抵抗値との関係を示すグラフ図である。

【図6】実施例1の薄膜多層配線基板の製造工程図である。

【図7】本発明の薄膜多層配線基板を用いた実装構造体の模式断面図である。

【図8】実施例2の薄膜多層配線基板の製造工程図である。

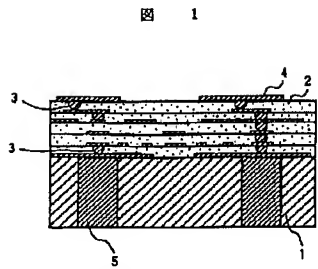
【図9】実施例3の薄膜多層配線基板の製造工程図である。

【図10】本発明による大型電子計算機用基板の実装例を示す模式断面図である。

〔符号の説明〕

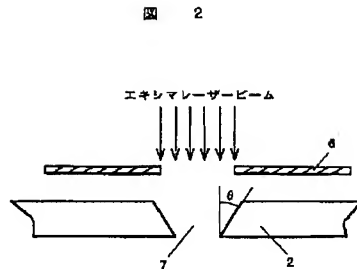
1…基板、2…絶縁層、3…ビアスタッド、4…金属配線層、5…接続用スルーホール、6…レーザマスク、7…ビアホール、8…エッチングマスク、9…第1の金属配線層、10…第2の金属配線層、11…レジスト、12…A1膜、13…ランド、14…LSI、15…セラミックス基板、16…はんだバンプ、17…複合シート、18…接着層、19…ポリイミドシート、20…銅張り複合シート、21…大型プリント配線基板、22…モジュール基板、23…接続ピン、24…薄膜多層配線基板、25…スルーホール。

【図1】



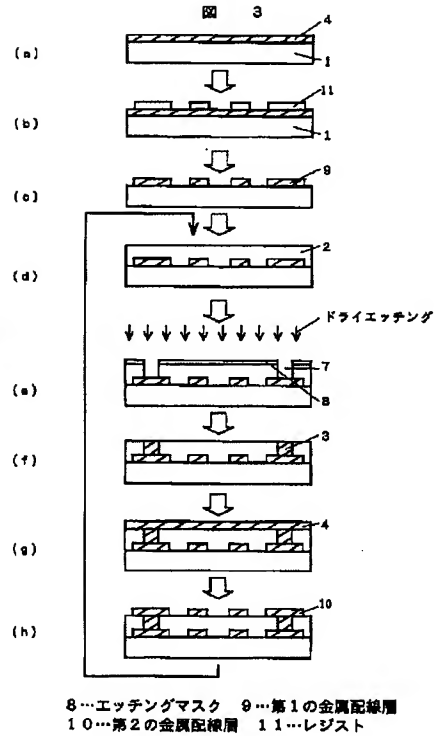
1…基板 2…絶縁層 3…ビアスタッド
4…金属配線層 5…接着用スルホール

【図2】



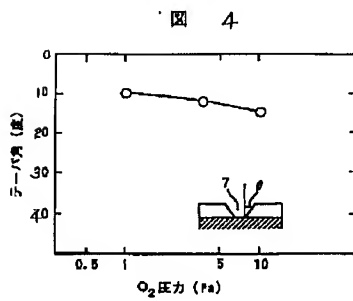
6…レーザマスク 7…ビアホール 8…テーパ角

【図3】

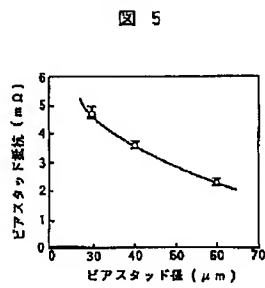


8…エッチングマスク 9…第1の金属配線層
10…第2の金属配線層 11…レジスト

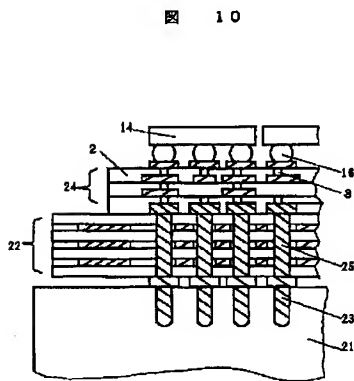
【図4】



【図5】

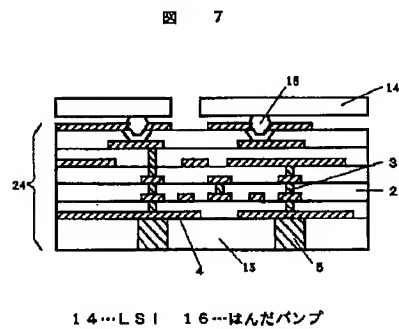


【図10】



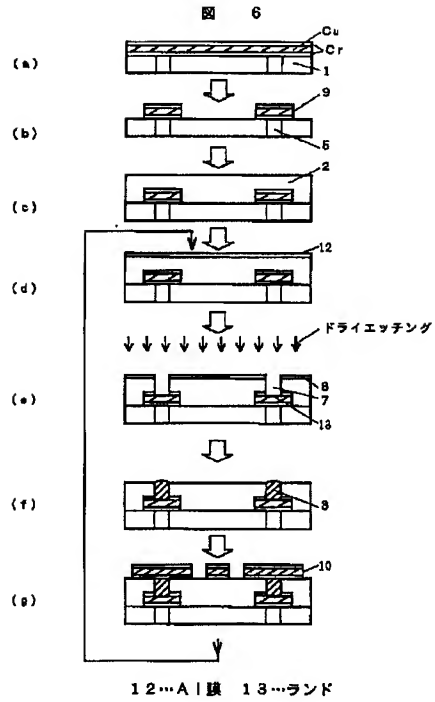
16…はんだバンプ 21…大型プリント配線基板
22…モジュール基板 23…接続ピン
24…薄膜多層配線基板 25…スルホール

【図7】

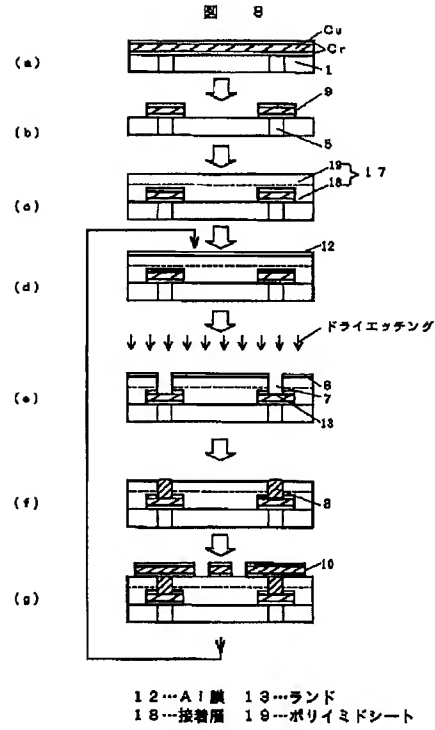


14…LSI 16…はんだバンプ

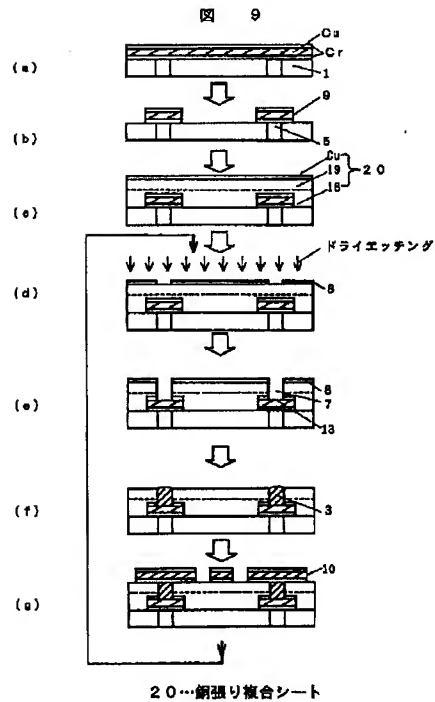
【図6】



【図8】



【図9】



フロントページの続き

(72)発明者 高橋 昭雄

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 大越 幸夫

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 鈴木 斉

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 鈴木 正博

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 今井 勉

神奈川県秦野市堀山下1番地 株式会社日
立製作所汎用コンピュータ事業部内

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成11年(1999)11月30日

【公開番号】特開平9-23065
 【公開日】平成9年(1997)1月21日
 【年通号数】公開特許公報9-231
 【出願番号】特願平7-169656
 【国際特許分類第6版】
 H05K 3/46

【F I】
 H05K 3/46 N
 E
 S

【手続補正書】
 【提出日】平成11年1月14日
 【手続補正1】
 【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正内容】
 【書類名】 明細書
 【発明の名称】 薄膜多層配線基板及びその製法
 【特許請求の範囲】
 【請求項1】 有機絶縁層を介して形成された第1と第2の金属配線層を有する薄膜多層配線基板において、前記第1と第2の金属配線層のランド間がビアスタッドによって電気的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなることを特徴とする薄膜多層配線基板。
 【請求項2】 有機絶縁層を介して形成された第1と第2の金属配線層を有する薄膜多層配線基板において、前記第1と第2の金属配線層のランド間がビアスタッドによって電気的に接続され、前記ビアスタッドは無電解めっきによる導電性金属の充填体からなり、該ビアスタッドの上面径と底面径との差が10%以内か、もしくは、ビアスタッドの絶縁層界面のテーパとビアスタッド軸とのなす角度が5度以下であることを特徴とする薄膜多層配線基板。
 【請求項3】 表面に第1の金属配線層を有する基板に絶縁性接着シートを接着して絶縁層を形成し、該絶縁層にドライエッチングまたはレーザ加工によりビアホールを形成し、次いで前記ビアホール内を無電解めっきにより導電性金属を充填することによりビアスタッドを形成し、前記ビアスタッドが絶縁層より突出した部分を研磨することにより前記絶縁層面と平坦化し、次いで第2の金属配線層を前記絶縁層上に前記ビアスタッドと接続、

形成することを特徴とする薄膜多層配線基板の製法。
 【請求項4】 (1)キャリアシート上に接着層が一体に形成されている複合シートの接着層面と、基板面に予め第1の金属配線層が形成されている面とを積層接着する工程、(2)前記キャリアシートを除去し、接着層を硬化して絶縁層を形成する工程、(3)前記絶縁層にビアホールを形成する工程、(4)前記ビアホール内を無電解めっきにより導電性金属を充填する工程、(5)前記ビアホールに充填した導電性金属が前記絶縁層の表面より突出した部分を研磨し平坦化してビアスタッドを形成する工程、(6)前記絶縁層上に第2の金属配線層を形成し前記ビアスタッドと接続する工程を有することを特徴とする薄膜多層配線基板の製法。
 【請求項5】 前記複合シートが有機のキャリアシート上に有機接着層が形成されている請求項4に記載の薄膜多層配線基板の製法。
 【請求項6】 前記接着層がキナゾリン環を有する脱水縮合型ポリイミド樹脂と、フッ素基を有する熱硬化性マレイミド樹脂からなる請求項3、4または5に記載の薄膜多層配線基板の製法。
 【手続補正2】
 【補正対象書類名】明細書
 【補正対象項目名】0022
 【補正方法】変更
 【補正内容】
 【0022】〔7〕 (1)キャリアシート上に接着層が一体に形成されている複合シートの接着層面と、基板面に予め第1の金属配線層が形成されている面とを積層接着する工程、(2)前記キャリアシートを除去し、接着層を硬化して絶縁層を形成する工程、(3)前記絶縁層にビアホールを形成する工程、(4)前記ビアホール内を無電解めっきにより導電性金属を充填する工程、

(5) 前記ビアホールに充填した導電性金属が前記絶縁層の表面より突出した部分を研磨し平坦化してビアスタッドを形成する工程、(6) 前記絶縁層上に第2の金属配線層を形成し前記ビアスタッドと接続する工程を有する薄膜多層配線基板の製法。

〔8〕 前記複合シートが有機のキャリアシート上に有機接着層が形成されている前記の薄膜多層配線基板の製法。

〔9〕 前記ビアホールの形成は、 O_2 、 CF_4 またはこれらの混合ガスのプラズマによるドライエッチング法に

より行う前記の薄膜多層配線基板の製法。

〔10〕 前記ビアホールを形成する O_2 、 CF_4 またはこれらの混合ガスのプラズマが、5Pa以下のガス圧である前記の薄膜多層配線基板の製法。

〔11〕 前記ビアホールをエキシマレーザにより形成する前記の薄膜多層配線基板の製法。

〔12〕 前記ビアホールをエキシマレーザを用いたコンフォーマルマスク加工法により形成する前記の薄膜多層配線基板の製法。